

第5章 バイポーラトランジスタ

いよいよバイポーラトランジスタの章に入った。バイポーラは半導体デバイスの要とい
ってよいだろう。最近の半導体業界では CMOS の普及で、MOSFET を中心にバイポーラ
の解説を軽くしている専門書も多い。しかし、ハイエンドな高速情報処理 LSI は相変わら
ずバイポーラが主流であり、手を抜くことはできない。MOSFET に比べると学びにくいこ
とは確かであるが、身につけることができれば、他者に対して大きく差別化できる技能とな
るであろう。MOSFET はキャパシタとオームの法則さえ分かれば理解はたやすいが、バイ
ポーラは拡散の概念、電磁気学の知識が必要である。本章は読み進めるうちに難解な点も出
てくるであろうが、基礎は3章の p n 接合であり、必要に応じて前を読み返しながら勉強を
していただきたい。

1. バイポーラトランジスタの基礎

バイポーラトランジスタは半導体を npn、
あるいは pnp と交互に接合した素子である。
概略は図 1 の通りで、対応する回路記号は
図 2 のようになる。回路記号で、素子の円
○は「封止されている」状態を示すが、○を
書かない場合も多い。E はエミッタ、B は
ベース、C はコレクタである。

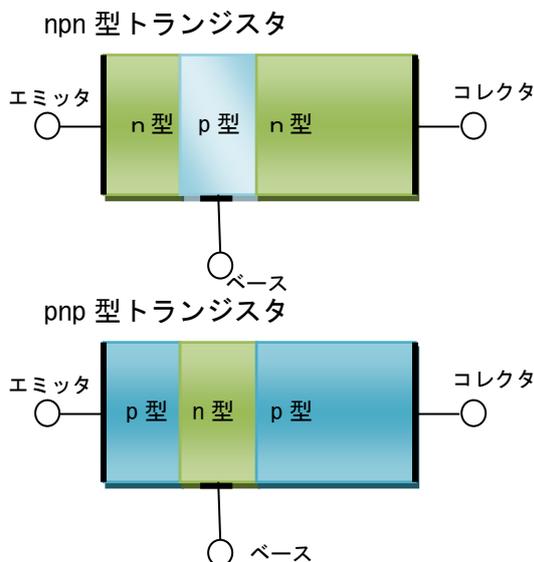


図 1 バイポーラトランジスタの構造 (概略)

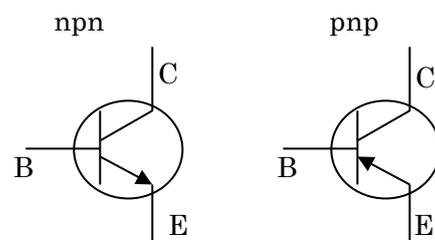


図 2 バイポーラトランジスタの回路記号

バイポーラトランジスタは、バイアスが
加わっていないならば E-B 間と B-C 間は p
n ダイオードとなっており、図のようにつ
ながれているとまずは考えてよい。

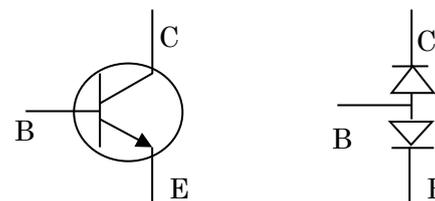


図 3 無バイアス時のバイポーラトランジスタの
ダイオードによる表記

バイポーラトランジスタにおいて、図 4
のようにエミッタとコレクタ間にバイアス

が加わるとする。npn 型ではエミッタに対してコレクタが高電位とする。pnp ではバイアスは逆になるが、ここでは npn 型を例に説明を進める。バイアスが加わった状態で、エミッタに対してベースに正電位を加えて、ベース電流 I_B を流すとコレクタ電流 I_c は I_B の電流増幅率 β 倍となる。ベース電流がゼロの場合、エミッタコレクタ間はベースコレクタ間がダイオードの逆バイアス状態となるため、電流は流れない。

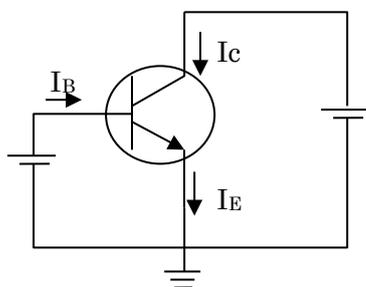


図 3 バイアスをかけたときのバイポーラトランジスタの電流の説明図

図 3 のようにバイアスを加え、ベース電流、コレクタ電流、エミッタ電流が流れたときに、各電流には次の関係式がなりたつ。

$$I_c = \alpha I_E \quad (1)$$

$$I_c = \beta I_B \quad (2)$$

$$I_c + I_B = I_E \quad (3)$$

この式で α はベース接地の電流増幅率、 β はエミッタ接地の電流増幅率と呼ばれる。回路を考える上でもっぱら β が用いられるが、デバイスの動作機構を理解するうえで α も重要である。 β と α は次の関係式で表される。

$$\beta = \frac{\alpha}{1-\alpha} \quad (4)$$

特性例として、ベースエミッタ間電圧 (V_{BE}) とベース電流 (I_B) の関係を図 4 に示す。B-E 間はダイオードの順バイアスの電圧電流特性と同じである。Si トランジスタであれば、0.55V で急激にベース電流が流れだす。

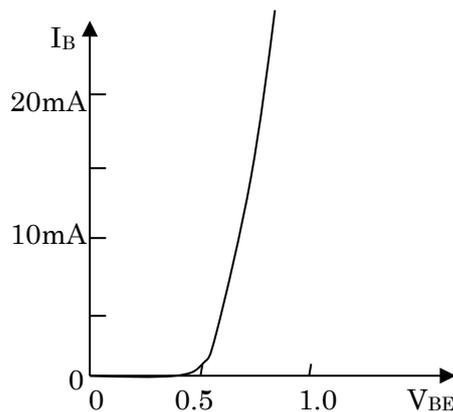


図 4 典型的な I_B - V_{BE} 特性例

次に、エミッタコレクタ間電圧 (V_{CE}) とコレクタ電流 (I_c) の関係を図 5 に示す。この特性はベース電流によって大きく変化するが、ベース電流を階段状に増やしていくと、図 5 のような特性となる。通常の増幅回路では、コレクタ電流一定の活性領域になるように V_{CE} を設定して使用する。ここでは β が 100 の場合の例を示す。

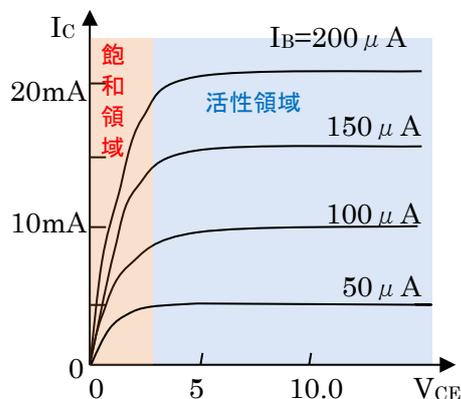


図 5 電流増幅率 100 の場合の I_c - V_{CE} 特性

図5からもわかるように V_{CE} が非常に低いところは I_B と I_C は比例関係にならない。この領域では I_B を十分に流しても I_C はトランジスタ全体の抵抗で制限されており、この領域を**飽和領域**という。スイッチトランジスタとして使用するときには I_B を十分流して C-E 間を ON 動作させるが、この飽和領域が狭ければ狭いほど ON 抵抗が低いトランジスタとなる。

2. バイポーラトランジスタの動作機構のイメージ的理解

バイポーラトランジスタは単なる npn 接合ではなく、次の構造に関する特徴を持つ。

- ①エミッタのドーピング濃度はベースのドーピング濃度に比べ桁違いに大きい。
- ②ベースの厚みが $0.4\mu\text{m}$ 以下と薄い。

この条件で、図3のようにバイアスをかけたとすると、電子のポテンシャルエネルギーは図6のように書くことができる。B-E 間に電圧がかけられたことで、エミッタからベースをみたときのエネルギー障壁が弱められ、熱のエネルギーでエミッタからベースに電子が注入される。

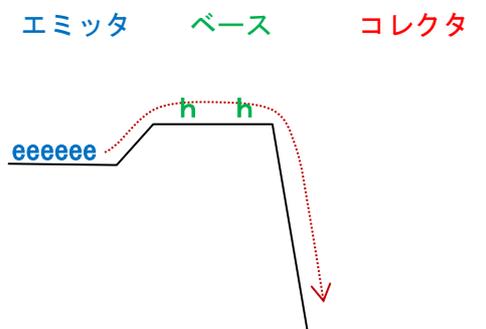


図6 バイポーラトランジスタにおける電子注入のイメージ

ベースから注入された電子は、ベースのホール濃度が非常に小さいことと、ベース幅が狭いことから、ほとんど再結合することなくコレクタに落ちていくため、エミッタ電流とコレクタ電流はほぼ等しくなる。しかし、ベースを拡散する電子のごく一部は、ベースのホールと再結合するが、再結合して失われたホールをおぎなうため、ベース電極からホールがベース層に注入される。これがベース電流となる。ベース層のホールも同様にエミッタに注入されるが、ベース層のドーピング濃度が低いいため、エミッタからベースに注入される電子にくらべ、ベースからエミッタに注入されるホールは非常に少ない。しかしこのベースから注入されるホールもベース電流となる。

以上から エミッタ電流はエミッタの電子の動きによって作られ、ほとんど失われずにコレクタにたどり着く。コレクタ電流はこの電子の流れで作られる。つまり エミッタ電流 I_E はコレクタ電流 I_C とほとんど等しい。 ベース電流はベースでの電子とホール再結合と、ベースからのエミッタへの注入によって作られる。しかし、ベース自体のドーピング濃度が小さいため、ベース電流 I_B はエミッタ電流 I_E とコレクタ電流 I_C と比べて非常に小さい。

したがって、ベースに順バイアスを加えることで、ベース電流に比べ大きいコレクタ電流が流れることになり、電流増幅動作をすることになる。

ここまで解説すれば、読者もイメージできるとおもうが、高い電流増幅率を得るためには、次の点が重要である。

高電流増幅率のための3カ条

- ① エミッタのドーピング濃度を高め、ベースのドーピング濃度を低くする。
- ② ベース幅を小さくして、再結合確率を抑える。
- ③ ベースでの結晶欠陥や不純物混入を抑えて、間接再結合を抑制する。

3. エミッタ接地の電流増幅率の導出

ここでは、具体的に拡散電流の計算によりエミッタ接地の電流増幅率 β を計算する。

読者にここで再度念を押しておきたいが、バイポーラトランジスタの電流は拡散電流で計算される。すなわち、電子やホール密度に勾配ができ、それが電流の起源となる。電界によるドリフト電流が動作電流となる MOSFET とは異なることを理解してほしい。

エミッタ ベース コレクタ

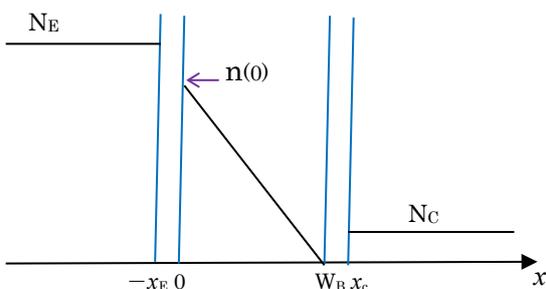


図 7 npn 型バイポーラトランジスタにおける電子の濃度分布

図 3 のように順バイアスがかけられているときに、npn トランジスタの電子の濃度分布を図 7 に示す。この図において、 $-x_E$ と 0 の間はエミッタとベース間の空乏層となり、 W_B と x_C の間はベースコレクタ間の空乏層となる。 W_B がベース幅である。エミ

ッタのドーピング濃度を N_E 、コレクタのドーピング濃度を N_C とすると、エミッタ、コレクタは n 型なので、それぞれのドーピング濃度分だけ電子が存在する。 $x=0$ の部分は、空乏層端になるが、電子がエミッタから注入され $n(0)$ の濃度になっているとする。一方 $x=W_B$ の部分では、コレクタとベースとの空乏層の端であることから、電子がどんどんここからコレクタに落ちていくので、ここでの濃度はゼロとなる。

ベースでの電子の濃度分布は次の拡散方程式を解けばよい。

$$0 = D_n \frac{\partial^2 n}{\partial x^2} - \frac{n - n_{B0}}{\tau_n} \quad (5)$$

ここで n_{B0} はベース層の無バイアス時の電子濃度で、ベースのドーピング濃度を N_B としたときに、つぎの p n 積一定の式から求められる。

$$n_{B0} = \frac{n_i^2}{N_B} \quad (6)$$

また $n(0)$ は n_{B0} を使うと次の式であらわされる。

$$n(0) = n_{B0} \exp\left(\frac{qV_{EB}}{k_B T}\right) \quad (7)$$

ベース中の電子の濃度分布は直線近似できるが、近似式として次の式であらわされる。

$$n(x) = n_{B0} + (n(0) - n_{B0}) \left[1 - \frac{x}{W_B} + \frac{x^2}{2L_B^2} - \frac{xW_B}{2L_B^2} \right] \quad (8)$$

この式で L_B はベースでの電子の拡散長であり、電子の拡散係数 D_n とライフタイム τ_B をつかって、 $\sqrt{D_n \tau_B}$ であらわされる。

ここで目的の電流増幅率を計算するために、エミッタ電流 I_E を計算する。エミッタ電流はベースでの電子の拡散電流とエミッ

タでのホールの拡散電流の和であらわされる。エミッタでのホールの濃度を p であらわすと、エミッタ電流 I_E は次の式であらわされる。

$$I_E = -SqD_p \left. \frac{dp}{dx} \right|_{x=-x_E} + SqD_n \left. \frac{dn}{dx} \right|_{x=0} \quad (9)$$

ここで S はデバイスの面積である。

エミッタでのホール濃度 p は次の式であらわされる。

$$p(x) = p_{E0} + p_0 \exp\left(\frac{x - x_E}{L_E}\right) \quad (10)$$

L_E はエミッタでのホールの拡散長であり、ホールの拡散係数 D_p とライフタイム τ_E で $\sqrt{D_p \tau_E}$ であらわされる。ここで p_0 は

$$p_0 = p_{E0} \left(\exp\left(\frac{qV_{EB}}{k_B T}\right) - 1 \right) \quad (11)$$

となる。 p_{E0} はエミッタの少数キャリア濃度で n_i^2/N_E であらわされる。

以上からエミッタ電流を計算すると次のようになる。

$$I_E = SqD_n n_{B0} \left[\exp\left(\frac{qV_{EB}}{k_B T}\right) - 1 \right] \left[\frac{1}{W_B} + \frac{W_B}{2L_B^2} \right] + SqD_p \frac{p_{E0} \left[\exp\left(\frac{qV_{EB}}{k_B T}\right) - 1 \right]}{L_E} \quad (12)$$

コレクタ電流については $x=W$ での拡散電流とコレクタからの漏れ電流の和であらわされる。

$$I_C = SqD_n n_{B0} \left[\exp\left(\frac{qV_{EB}}{k_B T}\right) - 1 \right] \left[\frac{1}{W_B} - \frac{W_B}{2L_B^2} \right] - \frac{SqD_c p_{C0}}{L_c} \quad (13)$$

ここで p_{c0} は無バイアス時のコレクタのホール濃度である。 L_c コレクタ内のホールの

拡散長である。

ベース電流はベース内の再結合電流とホールのエミッタへの注入電流の和であらわされる。

$$I_B = Sq \left[D_n n_{B0} \frac{W_B}{L_B^2} + D_p \frac{p_{E0}}{L_E} \right] \left[\exp\left(\frac{qV_{EB}}{k_B T}\right) - 1 \right] + \frac{SqD_c p_{C0}}{L_c} \quad (14)$$

小信号時のエミッタ接地の電流増幅率 β は次の式であらわされる。

$$\begin{aligned} \beta &= \frac{dI_C}{dI_B} = \frac{dI_C/dV_{EB}}{dI_B/dV_{EB}} \\ &= \frac{SqD_n n_{B0} \left[\frac{1}{W_B} - \frac{W_B}{2L_B^2} \right] \cdot \frac{q}{k_B T} \cdot \exp\left(\frac{qV_{EB}}{k_B T}\right)}{Sq \left[D_n n_{B0} \frac{W_B}{L_B^2} + D_p \frac{p_{E0}}{L_E} \right] \cdot \frac{q}{k_B T} \cdot \exp\left(\frac{qV_{EB}}{k_B T}\right)} \\ &= \frac{D_n n_{B0} \left(\frac{1}{W_B} - \frac{W_B}{2L_B^2} \right)}{D_n n_{B0} \frac{W_B}{L_B^2} + D_p \frac{p_{E0}}{L_E}} \quad (16) \end{aligned}$$

さらに、もしベース層の結晶性が大変よく、そこでの再結合が無視できるとして、すなわち $1/W_B$ は非常に大きいと近似すると β は次の式であらわされる。

$$\beta = \frac{1}{\frac{W_B^2}{L_B^2} + \frac{D_p p_{E0} W_B}{D_n n_{B0} L_E}} \quad (17)$$

この式において、

$$\frac{p_{E0}}{n_{B0}} = \frac{N_B}{N_E} \quad (18)$$

であらわされるので、 β は次の式に帰着される。《この式だけ覚えればよい》

$$\beta = \frac{1}{\frac{W_B^2}{L_B^2} + \frac{D_p N_B W_B}{D_n N_E L_E}} \quad (19)$$

—電流増幅率の計算事例—

ベース幅 $0.2 \mu\text{m}$ で、エミッタ濃度が $10^{18}/\text{cm}^3$ 、ベース濃度が $10^{17}/\text{cm}^3$ のときの電流増幅率を求めよ。ただし、ベースでの拡散長 L_B と L_E は $4 \mu\text{m}$ 、ベースでの電子の拡散長 D_n が $9\text{cm}^2/\text{s}$ 、エミッタでのホール拡散長 D_p が $2\text{cm}^2/\text{s}$ とする。

$$\beta = \frac{1}{\frac{0.2\text{E}-4^2}{4\text{E}-4^2} + \frac{2 \cdot 10^{17} \cdot 0.2\text{E}-4}{9 \cdot 10^{18} \cdot 4\text{E}-4}} = 276$$

5. エバースモールモデル

トランジスタの電子回路の動作モデルとしてエバースモールモデルが利用されている。これは図 8 に示されるように、バイポーラトランジスタは2つのダイオードと2つの電流源で記述されるとするものである。

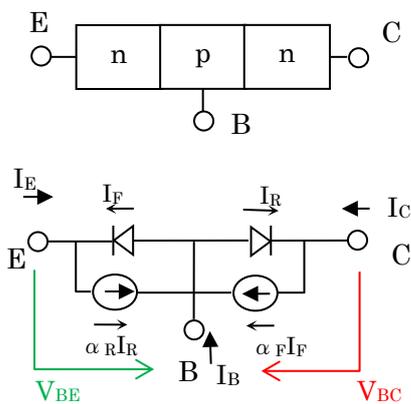


図 8 npn トランジスタとエバースモールモデルによる等価回路

このときに I_F と I_R は E-B 間と B-C 間をダ

イオードと見たときの、ダイオード電流である。

$$I_F = I_{E0} \left[\exp\left(\frac{qV_{BE}}{k_B T}\right) - 1 \right] \quad (20)$$

$$I_R = I_{C0} \left[\exp\left(\frac{qV_{BC}}{k_B T}\right) - 1 \right] \quad (21)$$

ここで、各電流は次の式であらわされる。

$$I_E = \alpha_R I_{C0} \left[\exp\left(\frac{qV_{BC}}{k_B T}\right) - 1 \right] - I_{E0} \left[\exp\left(\frac{qV_{BE}}{k_B T}\right) - 1 \right] \quad (22)$$

$$I_C = \alpha_F I_{E0} \left[\exp\left(\frac{qV_{BE}}{k_B T}\right) - 1 \right] - I_{C0} \left[\exp\left(\frac{qV_{BC}}{k_B T}\right) - 1 \right] \quad (23)$$

$$I_B = I_E - I_C \quad (24)$$

ここで I_{E0} と I_{C0} は B-E 間と B-C 間の逆バイアス時の漏れ電流であり、テスター等で簡単に測定できる。 α_F はベース接地の電流増幅率と等しい。 α_R は逆方向短絡電流増幅率と呼ばれる。実際には、B-E 間の定電流源である $\alpha_R I_R$ は非常に小さいので無視してよい。

このモデルは、B-E 間と B-C 間の逆バイアス時の漏れ電流を計測し、電流増幅率 β から α_F を求めて、トランジスタの直流特性を予測するのに利用される。トランジスタの実物を手にしたときに、特性表とは異なることもままある。そのときに簡単な手順で動作特性の予想をすることができる。また、SPICE などの回路シミュレーションにも利用され、そのときには図 8 の等価回路にコレクタ抵抗 r_c とベース抵抗 r_{bb} を電極のところに直列に挿入し、かつ付帯容量と

して C_{ob} をコレクタとベース間、 C_{be} をエミッタベース間につけて、回路計算を行う。

5. ベース走行時間と高速化限界

バイポーラトランジスタがどの程度高い周波数まで電流増幅特性をもつのかは、様々な時定数を持つ要因で決定される。

バイポーラトランジスタで最も長い時定数となるのは、ベース内部を走行するキャリアの走行時間 τ_t である。ベース走行時間は、ベース内部のドーピング濃度が均一であるとすれば次の式であらわされる。

$$\tau_t = W_B^2 / 2D_n \quad (25)$$

もし拡散プロセスでベース層を形成した場合、ベースのドーピング濃度の勾配でできる電界により、 τ_t は 2~4 倍大きくなる。

この他、ベースコレクタ間の電荷の走行時間、エミッタとベース間の空乏層の走行時間が影響するが、もっとも長いのはベース走行時間である。それ以外の要因を無視すれば、エミッタ接地の電流増幅率 β が 1 となる周波数（伝送周波数 f_t ）は次式であらわされる。

$$f_t = \frac{1}{2\pi\tau_t} = \frac{D_n}{\pi W_B^2} \quad (26)$$

この式を用いて、そのトランジスタの高速動作限界を明らかにすることができる。ベース幅を小さくすることが、高速化のために有利であることがわかる。しかし、ベース幅を縮めることは、パンチスルーによる耐圧の劣化をもたらすため、使用回路の電源電圧の設定により、ある程度の高速度の限界が決まってしまう。

実際のエミッタ接地増幅器では、コレクタベース間の接合容量 C_{ob} と、エミッタベース間の接合容量 C_{oe} 、ベース抵抗 r_{bb} からなるローパスフィルターとなり、これが回

路としてのカットオフ周波数を決めることになる。これは電子回路の問題ではあるが、こちらの事情で決まる伝送周波数は、トランジスタそのものの限界周波数に比べはるかに低い。これら接合容量については、付帯容量とも呼ばれ、トランジスタの微細化で低減できるものである。IC 化によってトランジスタ回路が高速化してきたのは、この素子の微細化による接合容量の低減と配線の極小化によるインダクタンス成分の抑制が大きい

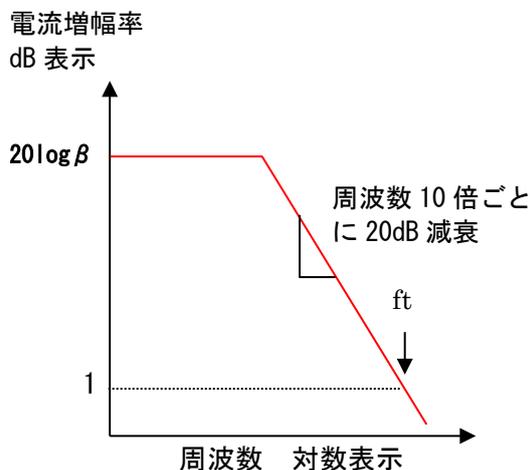


図 9 トランジスタの電流増幅率の伝送周波数の説明図

6. ベース幅変調とパンチスルー

バイポーラトランジスタで高い電流増幅率を得る、あるいは高い伝送周波数 f_t を実現するために、ベース幅を非常に狭く作ることが求められる。一方、コレクタベース間、あるいはコレクタエミッタ間の電圧が高くなるほど、ベースコレクタ間の空乏層幅は大きくなる。通常ベース濃度に対して、コレクタ濃度を低くして、空乏層を選択的にコレクタの方に広がるように設計するが、それでもベース側に少しは空乏層が広がる。ベース側に空乏層が広がると、注入キャリ

アのベースを拡散する距離が短くなり、すなわちベース幅が狭くなって電流増幅率が増加する。これを**ベース幅変調**という。

この場合、図 9 の V_{CE} - I_c 特性において、コレクタ電流の特性線が右上がりになる。この傾きは、等価回路においてはコレクタ抵抗になる。コレクタ抵抗が低下すると、トランジスタの増幅特性において信号の歪率に影響を与える。

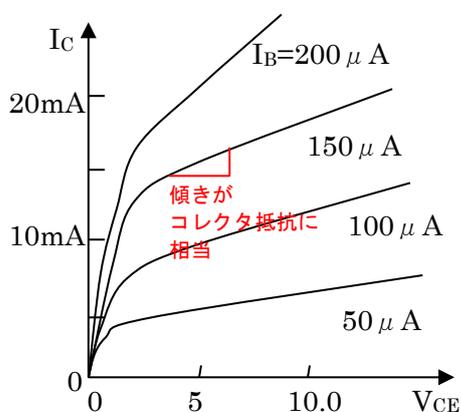


図 9 ベース幅変調の特性例

なお、コレクタエミッタ間電圧がさらにおおきくなると、ベースコレクタ間の空乏層が大きくなり、エミッタコレクタ間の空乏層とくっついてしまうことがある。そのときには、エミッタとコレクタ間は導通状態となり、トランジスタとして機能を果たさなくなる。これを**パンチスルー**という。このパンチスルーもトランジスタの耐圧を決定する重要な要因である。

7. ベース抵抗とエミッタ電流集中

ベース抵抗は、ベースコレクタ接合容量 C_{ob} とベースエミッタ間接合容量 C_{be} 、拡散容量 C_d と一緒になって、トランジスタ回路においては **Low Pass Filter (LPF)** を作り、伝送周波数を決める大きな要因とな

る。図 10 にバイポーラトランジスタ回路の高周波特性を計算するための等価回路を示す。ベース抵抗が直接カットオフ周波数に影響を与えていることが分かる。

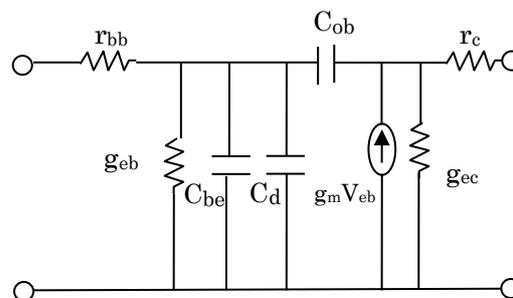


図 10 高周波特性を計算するためのバイポーラトランジスタの等価回路

バイポーラトランジスタは、前節でも述べたようにベース幅を非常に狭く作るため、ベース抵抗を低くするのに工夫が必要である。図 11 に実際のトランジスタの断面図と ON 動作のときの電子とホールの流れを示す。

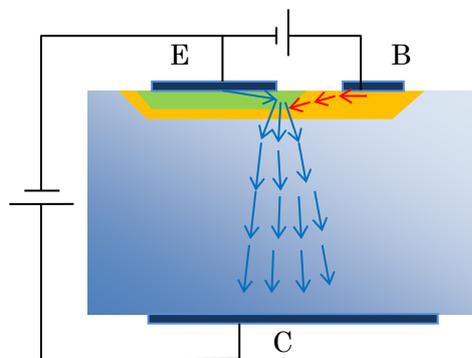


図 11 実際のトランジスタの断面図と ON 動作のときの電子(青線)とホール(赤線)の流れ この図は npn トランジスタの例

ホールはベースの狭い部分を通るため、この部分の抵抗がベース抵抗になる。高速化を図るためベース抵抗を抑えるためには、ベースの高濃度化が有効であるが、ベース濃度を上げると、電流増幅率が犠牲になる。

それを解消するために、ベース層に SiGe としエミッタを Si とする、ヘテロ接合にすることで、ベース層の高濃度化をしても電流増幅率が劣化しないようにしてある。

図 11 からわかるように、コレクタ電流成分となる電子の流れは、エミッタとベースの境界に集中していることがわかる。これを**エミッタ電流集中**という。この集中を緩和することがトランジスタの ON 電圧の向上につながる。そのため、図 12 に示されるような、楕形電極とする方法がとられる。このようにエミッタ電極とベース電極が入れ子となるように配置することで、単位面積当たりの境界長さを増やすことで、電流集中を緩和する措置がとられる、またこの方法をとることで、ベース電極とエミッタ電極との距離が短くなるため、ベース抵抗を抑制し、高速化が可能である。



図 12 バイポーラトランジスタの楕形電極構造



図 13 実際のバイポーラトランジスタの楕形電極構造 Al のワイヤーが 1 本の方がベース電極、2 本で接続されている方がエミッタ電極になる。

8. 降伏電圧

トランジスタの降伏電圧の表し方には、エミッタをオープンにしてベースコレクタ間の逆バイアス時の降伏電圧、これを BV_{CBO} と表す。このほかベースをオープンにしてエミッタとコレクタ間の降伏電圧を BV_{CEO} と表す。エミッタ接地、コレクタ接地の増幅回路でトランジスタを利用する場合、ベースが開放状態になる、あるいは極めて高インピーダンスでバイアスされるような回路ではトランジスタの耐圧として BV_{CEO} が目安になる。ベース電位が比較的到低インピーダンスでバイアスされるような場合は BV_{CBO} が目安になる。通常 BV_{CEO} は BV_{CBO} に比べ半分程度であり、電流増幅率が高いものほど、 BV_{CEO} は低くなる。それは、コレクタからの漏れ電流が、ベースでベース電流となり、ベース電流は電流増幅倍されてコレクタ電流の増加につながり、正帰還となるため、比較的低い電圧でもコレクタからの漏れ電流が引き金になり、降伏につながるのである。

9. 生成再結合電流と高注入領域

実際のバイポーラトランジスタにおいては、ベース電流に応じてエミッタ接地の電流増幅率 β は図 13 に示すような依存性をもつ。すなわち、低いベース電流ではトランジスタの B-E 間での再結合電流成分が主となり、エミッタからコレクタへのキャリアの注入が不十分となり、電流増幅率は小さい。ベース電流を増やすと、再結合電流成分に対して、注入電流の割合が増えるため、電流増幅率は一定となる。しかし、電流密度として $100A/cm^2$ を超えると、ベース層のキャリア密度が増加し、そこでの再結合が増えるため、電流増幅率が減少する。npn 型

の場合、ベース電流としてホールがベースに入るが、エミッタからの電子が過剰になると、電荷中性を保つために、ホールがベースに蓄積される。これが再結合の増える原因であり、**高注入効果**と呼ばれる。トランジスタ回路を設計するときには、トランジスタの規格表に電流増幅率のコレクタ電流依存性が必ず掲載されているので、コレクタ電流と β の関係は確実に把握しておくべきである。

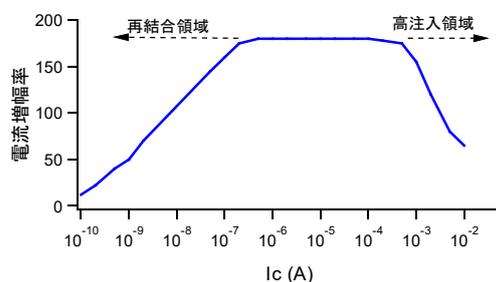


図 14 バイポーラトランジスタの電流増幅率のコレクタ電流依存性

10. 高電流増幅率化の限界とバンドギャップナロー効果

バイポーラトランジスタにおいては、回路設計の自由度の観点から、高電流増幅率化が求められているが、概ね電流増幅率は 300 より低く抑えられている。2 節でも述べたように、高電流増幅率化のためには、ベース幅を狭くし、再結合を抑える。ベースでのキャリアのライフタイムをできるだけ長くする。これは、ベースでの**転送効率**(α_T)を向上させことにつながる。さらに電流増幅率を決定する要因として、ベースのドーピング濃度を下げて、エミッタでのドーピング濃度を高めることで、電子のエミッタからベースへ注入される電子の量にたいして、ベースから注入されるホールの量の比を大きくすること、すなわち**注入効率**(α_I)を大きくとることに相当する。仮に、ベース

幅を非常に薄くして、ベース層の欠陥や不純物も抑えるなどして品質を高め、キャリアのライフタイムを十分長時間化させて、転送効率 α_T を 1、すなわち 100% としたとしよう。ベース接地の電流増幅率 α とエミッタ接地の電流増幅率 β の関係は、

$$\beta = \frac{\alpha}{1-\alpha} \cong \frac{1}{1-\alpha} \quad (4)$$

で、 α は

$$\alpha = \alpha_T \alpha_I$$

となるが、上記の条件で α は α_I そのものとなる。つまり、 β を高めるために α_I を限りなく 1 に近づける必要がある。このために N_E/N_B 比を高くしなければならない。Si 半導体の場合、エミッタの高濃度化に限界がある。そもそもドーピング濃度は、Si の固溶限できまり、 $10^{21}/\text{cm}^3$ 程度であり、この程度までドーピング濃度を高めると、バンドギャップの低下 (**バンドギャップナロー効果**) がおき、注入効率は返って低下してしまう。したがって、エミッタの濃度は $10^{20}/\text{cm}^3$ が限界である。ベースのドーピング濃度の下限であるが、製造技術としては通常バイポーラトランジスタは二重拡散法で製造されるが、その方法では安定して制御できるところで $10^{16}/\text{cm}^3$ 程度であり、エピタキシャル法を使うなどして、さらに低くできたとしても、パンチスルーの問題からベース幅を拡大する必要があり、転送効率 α_T が低下してしまう。これらの理由から、 N_E/N_B 比は 10^3 が限界である。 β は (19) 式によれば、

$$\beta = \frac{1}{\frac{W_B^2}{L_B^2} + \frac{D_p N_B W_B}{D_n N_E L_E}}$$

で与えられ、転送効率が十分高い場合は

$$\beta \cong \frac{D_n L_E}{D_p W_B} \cdot \frac{N_E}{N_B}$$

と近似できる。エミッタの拡散長 L_E とベース幅 W_B との兼ね合いから、 β は N_E/N_B 比の数分の一程度となり、300 程度が電流増幅率の限界となる。

1.1. スイッチ特性

バイポーラトランジスタはスイッチ素子として利用されている。使い方を図 15 で説明する。トランジスタはコレクタエミッタ間をスイッチとしてみなし、ベース電流の ON と OFF でもってスイッチの開閉を行う。ベース電流を十分にながすと、コレクタエミッタ間は飽和領域になり、低電圧状態となり、負荷に電流が流れる。このときのコレクタエミッタ間の電圧を ON 電圧といい、これが低いほどトランジスタでのエネルギー損失（発熱）が低くなる。

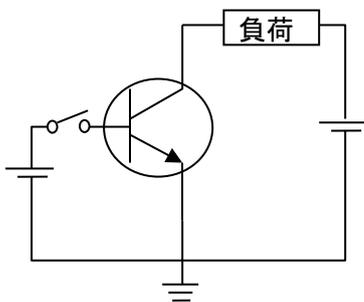


図 15 スイッチトランジスタとしてのバイポーラトランジスタの使用事例

スイッチトランジスタはバイポーラのほかには MOSFET や IGBT などがあるが、バイポーラトランジスタが幅広く使われているのは、ON 抵抗が非常に低いからである。

バイポーラトランジスタのスイッチ速度を論じるためには、ON のときのベース層に蓄積する電荷を論じる必要がある。バイ

ポーラトランジスタでは、ベースからベース電流 I_B を流すと、エミッタからベースに電子が注入されて、ベースに蓄積電荷 Q_B が蓄積される。

ここで、蓄積電荷 Q_B に着目しながらトランジスタが OFF から ON になり、OFF に戻る動作について説明する。

トランジスタが最初 OFF で、活性領域にあり、そこから ON へ遷移するとする。このとき、 Q_B と I_c は比例関係にある。 Q_B がベース層内を τ_t で走行すると考えれば、コレクタ電流 I_c は次の式で表される。

$$I_c = \frac{Q_B}{\tau_t} = \frac{2D_n Q_B}{W_B^2} \quad (27)$$

トランジスタが完全に ON になると、すなわち飽和領域となり、一定値以上コレクタ電流は増えなくなるが、このとき蓄積電荷 Q_B はコレクタ電流に無関係にベース電流 I_B とベース層内のライフタイム τ_n で決まる。このとき、 Q_B は次のように求められる。

$$Q_B = -qS \int_0^{W_B} (n(x) - n_{B0}) dx \quad (28)$$

ここで、 S はデバイスの面積である。ベース層内部の電荷連続の式を解く。

$$\frac{\partial n(x)}{\partial t} = D_n \frac{\partial^2 n(x)}{\partial x^2} - \frac{n(x) - n_{B0}}{\tau_n} \quad (29)$$

電荷連続の式を電流密度を用いて書くと

$$\frac{\partial n(x)}{\partial t} = \frac{1}{q} D_n \frac{\partial J_n}{\partial x} - \frac{n(x) - n_{B0}}{\tau_n} \quad (29)$$

$$\frac{1}{q} \frac{\partial J_n}{\partial x} = \frac{\partial n(x)}{\partial t} + \frac{n(x) - n_{B0}}{\tau_n} \quad (30)$$

この式、 $x=0$ から W_B まで積分すると、次のようになる。

$$I_n(0) - I_n(W_B) = \frac{\partial Q_B}{\partial t} + \frac{Q_B}{\tau_n} \quad (31)$$

(31)式において、左項はベース電流に相当する。

$$I_B = \frac{\partial Q_B}{\partial t} + \frac{Q_B}{\tau_n} \quad (32)$$

$$\frac{\partial Q_B}{\partial t} = I_B - \frac{Q_B}{\tau_n} \quad (33)$$

そこで、 $t=0$ のときに $Q_B=0$ であるとして、ベース電流 I_B を流すとすると、時刻 t 秒後の Q_B は次の式で表される。

$$Q_B(t) = I_B \tau_n (1 - \exp(-t/\tau_n)) \quad (32)$$

つまりトランジスタが活性領域で、OFF から ON への遷移過程にあるとすれば、コレクタ電流は

$$I_c = \frac{2D_n I_B \tau_n}{W_B^2} \left(1 - \exp\left(-\frac{t}{\tau_n}\right) \right) \quad (33)$$

となる。ON のときのコレクタ電流を I_{ON} とすると、ON になるまでの時間 t_r は次のように求められる。

$$I_{ON} = 2D_n \frac{I_B \tau_n}{W_B^2} \left(1 - \exp\left(-\frac{t_r}{\tau_n}\right) \right) \quad (34)$$

これを解くと、

$$t_r = -\tau_n \log\left(1 - \frac{W_B^2 I_{ON}}{2D_n I_B \tau_n}\right) \quad (35)$$

となる。以上の式より、立ち上がり時間は、ベース電流とベース層の少数キャリアのライフタイムで決まる。すなわち、ベース電流を増強するか、ベース層の少数キャリアのライフタイムが低下すれば ON 時間を短くすることができる。

ON になった後もベース電流 I_B を流し続けると、コレクタ電流は飽和して一定であるが、ベース層内の蓄積電荷 Q_B は(32)式に基づいて増え続け、一定値 $I_B \tau_n$ に近づく。トランジスタが ON になった直後の蓄積電荷を超えてそこからさらに蓄積された電荷は、OFF の時にそれを排出するまで ON がつづくことになる。この過剰電荷が排出される

までの時間を蓄積電荷遅れという。蓄積電荷が排出された後、コレクタ電流はベース層の少数キャリアのライフタイム τ_n の時定数で指数的に減少する。この時のコレクタ電流は

$$I_c = I_{ON} \exp\left(-\frac{t}{\tau_n}\right) \quad (36)$$

の式で表される。

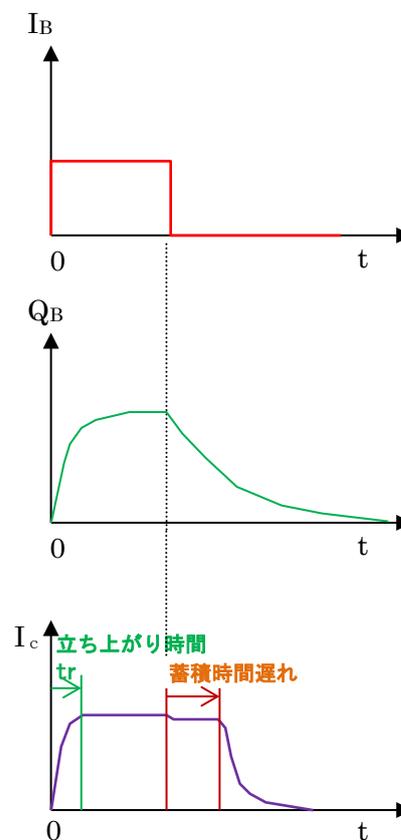


図 16 バイポーラトランジスタスイッチにおいて一定時間 ON させたときの、ベース電流、蓄積電荷、コレクタ電流の変化

図 16 に、トランジスタを一定時間スイッチ動作させたときのベース電流と蓄積電荷、コレクタ電流の変化を示す。時刻 0 でベース電流を注入すると、コレクタ電流は(33)式に則って増加する。立ち上がり時間は(34)式で表される。ON になっても蓄積電荷 Q_B は(32)式で増加し、一定値に近づく。あ

る時刻でベース電流をゼロにすると、そこからある一定時間たってコレクタ電流が低下し始める。この遅れ時間が蓄積電荷遅れである。これが、過剰に供給したベース電流による蓄積電荷が抜けるのに要する時間である。その後、(36)式にしたがって、コレクタ電流はゼロとなる。

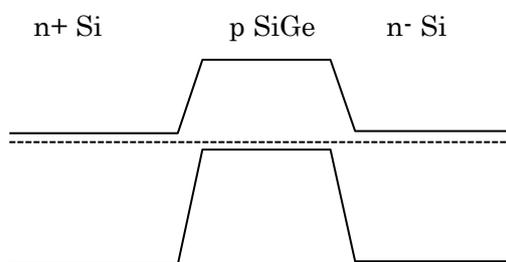
高速なスイッチング特性は、スイッチ回路において、ON から OFF 或いは OFF から ON への過渡時間を減らすこと相当し、スイッチ損失を低減させるために重要なことである。バイポーラトランジスタを高速スイッチ動作させるには、ベース層の少数キャリアのライフタイムを減らすことが重要である。しかし、これはトランジスタのエミッタ接地の電流増幅率 β を犠牲にする。このほか、ベース抵抗を減らすことは、ベース電流の増強につながり、高速動作につながる。このためには、先述した楕形電極構造が有効である。このほか、立下り時間や蓄積電荷遅れを低減させるには、OFF 時にベースの電位を負にバイアスにして、意図的に電荷引き抜きをすることも重要である。バイポーラトランジスタのドライブ回路の出力インピーダンスを十分に下げることが必要である。

12.ヘテロ接合バイポーラトランジスタ

超高速な動作をバイポーラトランジスタで実現するには、トランジスタのベース抵抗の低減が必要である。ベース抵抗を下げるには、ベースのドーピング濃度を高めることが有効であるが、一方、ベースの濃度を高めると、ベースからエミッタへのキャリア注入が増加し、電流増幅率が損なわれる。そこでベースからエミッタへのキャリア注

入を抑制するために、ベース層をナローギャップな半導体とした、ヘテロ接合バイポーラトランジスタ (Heterojunction Bipolar Transistor :HBT) が注目されている。たとえばエミッタとベースを Si で構成して、ベースにバンドギャップが小さくなる SiGe を用いるなどである。図 17 にベースにナローギャップ半導体を用いたときのバンド図を示す。

(a) 無バイアス時



(b) バイアス時

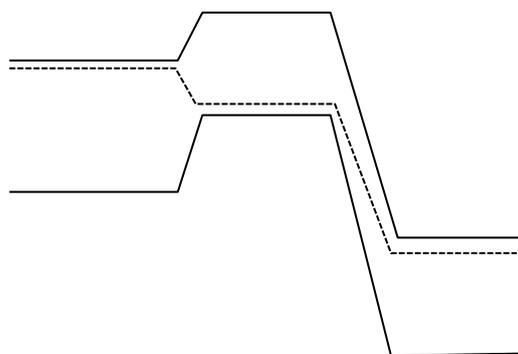


図 17 SiGe ヘテロ接合バイポーラトランジスタのバンド図 (a)無バイアス時 (b)バイアス時

無バイアス時はフェルミレベルが一致するように各層のバンドが接合されている。このとき、エミッタの n^+Si 層から $pSiGe$ 層をみたときの、伝導帯の障壁にたして、逆から見たときの価電子帯の障壁が大きいことに注目すべきである。バイアスをかけたと

きに、電子はエミッタからベースへ容易に注入されるのに対して、ベースからホールがエミッタへ注入されにくいことが理解される。これは、ベースの濃度が大きくしても障壁が大きい分エミッタへホールが流れにくく、ベース電流が抑制されて、電流増幅率は高いまま維持される。

粗い近似ではあるが、ベース層での再結合特性が Si のままであるとして、エミッタとベースのバンドギャップ差が ΔE_g だけあるとすると、すべて Si 層だけの場合と比べて、 $\exp(\Delta E_g/k_B T)$ 分だけ電流増幅率を増強することができると考えられる。しかし、実際には、ヘテロ接合を作ると、界面に欠陥準位や固定電荷が生じ、またベース層の結晶性が劣化する問題もあり、実用に至っている HBT は SiGe/Si 系と GaAs/ AlGaAs 系だけである。